

平成 24 年度 シラバス	学年・期間・区分	2 年次 ・ 前期 ・ 選択	
	対象学科・専攻	電気情報システム工学専攻	
	担当教員	芝 浩二郎 (Shiba, Kojiro)	
	教員室	情報工学科棟 4 階 (TEL : 42-9095)	
	E-Mail	k_shiba@kagoshima-ct.ac.jp	
教育形態／単位の種別／単位数	講義 / ——— / 2 単位		
週あたりの学習時間と回数	〔授業 (100 分) + 自学自習 (200 分)〕 × 15 回		
〔本科目の目標〕 現在, デジタル回路設計は, ハードウェア記述言語を利用することが多い. したがって, 論理回路, 電子計算機の基礎的知識を基に, 基本的なデジタル回路をハードウェア記述言語で設計できる力を修得する.			
〔本科目の位置付け〕 基本的なデジタル回路をハードウェア記述言語 (VHDL) で設計するために, デジタル回路と VHDL の使い方を理解し, 応用できる力を修得する.			
〔学習上の留意点〕 論理回路, 電子計算機の基礎知識が必要である. また, ハードウェア記述言語 (VHDL) の修得のためには, プログラミング (C 言語など) の基礎知識が必要である. なお, 本科目は, 指示内容について 200 分程度の自学自習 (予習・復習) が必要である.			
〔授業の内容〕			
授 業 項 目	時限数	授業項目に対する達成目標	予習の内容
1. 論理回路とデジタル IC	4	☐ ゲート回路の使い方を理解できる. ☐ デジタル IC の使い方を理解できる.	p.86-p.104, p.226-p.273 の内容について教科書を読んで概要を把握しておく.
2. ハードウェア記述言語	6	☐ ハードウェア記述言語 (VHDL) の概要を理解できる. ☐ 基本論理回路の VHDL 化を理解し実行できる. ☐ 回路のシミュレーションを理解し実行できる. ☐ 論理合成を理解し実行できる.	p.106-p.139 の内容について教科書を読んで概要を把握しておく.
3. 組み合わせ回路の設計	6	☐ 選択回路, デコーダ, エンコーダ, 比較回路の VHDL による設計を理解し実行できる.	p.140-p.205 の内容について教科書を読んで概要を把握しておく.
4. フリップフロップとレジスタ	6	☐ D-FF, RS-FF, JK-FF, T-FF の動作を理解できる. レジスタを理解し応用できる.	p.292-p.320 の内容について教科書を読んで概要を把握しておく.
5. 順序回路の設計	6	☐ 演算回路の VHDL による設計,シミュレーション, 動作検証を理解し実行できる.	p.424-p.461, p.556-p.563 の内容について教科書を読んで概要を把握しておく
――定期試験――	2	授業項目 1 ～ 5 ついて達成度を確認する.	
試験答案の返却・解説		試験において間違った部分を理解できる.	
〔教科書〕 改訂版 VHDL によるデジタル回路入門, 鈴木秀明他, 技術評論社			
〔参考書・補助教材〕			
〔成績評価の基準〕 定期試験成績 (60%) + レポート (40%) - 授業態度 (上限 20%)			
〔専攻科課程の学習教育目標との関連〕 3-3			
〔教育プログラムの学習・教育目標との関連〕 3-3			
〔JABEE との関連〕 (d)(2)a			

Memo
